

KOREAN PATENT ABSTRACT (KR)

PUBLICATION

(51) IPC Code: H01L 21/304

(11) Publication No.: P2001-0030567

(43) Publication Date: 16 April 2001

(21) Application No.: 10-2000-7001641

(22) Application Date: 18 February 2000

(71) Applicant:

MEMC Electronic Materials, Inc.

(54) Title of the Invention:

Method of processing semiconductor wafer

Abstract:

A method of processing a semiconductor wafer comprises rough grinding the front and back surfaces of the wafer to quickly reduce the thickness of the wafer. The front and back surfaces are then lapped with a lapping slurry to further reduce the thickness of the wafer and reduce damage caused by the rough grinding. Lapping time is reduced by provision of the rough grinding step. The wafer is etched in a chemical etchant to further reduce the thickness of the wafer and the front surface of the wafer is polished using a polishing slurry to reduce the thickness of the wafer down to a predetermined final wafer thickness. A fine grinding step may be added to eliminate lapping and/or reduce polishing time.

BEST AVAILABLE COPY

공개특허 제2001-30567호(2001.04.16) 1부.

[첨부그림 1]

특 2001-0030567

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁷ H01L 21/304	(11) 공개번호 (43) 공개일자	특2001-0030567 2001년04월16일
(21) 출원번호 (22) 출원일자 번역문제출일자 (86) 국제출원번호 (86) 국제출원출원일자 (81) 지정국	10-2000-7001641 2000년02월18일 2000년02월18일 PCT/US1998/16778 1998년08월13일 EP 유럽특허 : 오스트리아 벨기에 스위스 사이프러스 독일 덴마크 스 페인 핀란드 프랑스 영국 그리스 아일랜드 이탈리아 룩셈부르크 모 나코 네덜란드 포르투갈 스웨덴 국내특허 : 중국 일본 대한민국 싱가포르	(87) 국제공개번호 (87) 국제공개일자 WO 1999/09588 1999년02월25일
(30) 우선권 주장 (71) 출원인 (72) 발명자	8/915,975 1997년08월21일 미국(US) 엠피엠펜서 일렉트로닉 머티리얼즈 인코포레이티드 미국 미주리주 63376 세인트 피터즈 피 오 박스 8 쥘 드라이브 501 반달롬랜드 미국 97229 오리건주 포틀랜드 오건레인1609 페이지지안 미국 63376 미주리주 세인트피터스웨렌 우드레인1308 혁신윤-비마요 미국 63376 미주리주 세인트피터스웨렌 우드레인1505 특허법인코리아나 박해선, 특허법인코리아나 조영원	헨넬리 헬렌 에프
(74) 대리인	특허법인코리아나 박해선, 특허법인코리아나 조영원	

심사관구 : 없음

(54) 반도체 웨이퍼의 가공방법

요약

웨이퍼의 두께를 단시간에 감소시키기 위해, 반도체 웨이퍼의 가공방법이 웨이퍼의 전면과 후면을 조연삭하는 공정을 포함한다. 그 다음, 웨이퍼의 두께를 더 감소시키고 조연삭으로 인한 손상을 감소시키기 위해 상기 전면과 후면이 래핑 슬러리로 래핑된다. 래핑시간은 조연삭공정의 제공에 의하여 단속된다. 웨이퍼의 두께를 더 감소시키기 위해 웨이퍼가 화학에칭트로 에칭되고, 이 웨이퍼의 두께를 소정의 최종 웨이퍼 두께로 감소시키기 위해 웨이퍼의 전면이 연마슬러리로 연마된다. 래핑공정의 생략 및/또는 연마시간의 단축을 위해 미세연삭공정이 추가될 수도 있다.

도면

도1

제1면

반도체 웨이퍼의 가공방법

명세서

발명의 배경

본 발명은 반도체 웨이퍼의 가공방법에 관한 것으로, 특히, 1회 이상의 연삭작업을 행하는 반도체 웨이퍼의 가공방법에 관한 것이다.

반도체 웨이퍼는 일반적으로 실리콘 잉곳 (ingot) 과 같은 단결정 잉곳으로부터 형성되며, 후속 공정에서 웨이퍼의 적절한 방향성 (orientation) 을 위해 단결정 잉곳은 하나 이상의 평탄면을 갖도록 트리밍되고 연삭된다. 그 후, 잉곳은 개별 웨이퍼들로 슬라이싱 (slicing) 되며, 이 개별 웨이퍼들에는 웨이퍼의 두께를 감소시키고 슬라이싱 작업으로 인한 손상을 제거하며 고반사면을 생성하기 위한 수많은 가공 작업들이 각각 행해진다. 종래의 웨이퍼 형성 공정에서는, 각 웨이퍼의 주변에지가 동글게 처리되어 차후 공정동안의 웨이퍼 손상에 대한 위험성을 감소시킨다. 그 다음, 연마슬러리 (래핑 슬러리 (lapping slurry)) 와 일 세트의 회전식 래핑 플레이트를 사용하여 웨이퍼의 전후면에 래핑작업을 행한다. 이 래핑작업은 웨이퍼의 두께를 감소시켜 슬라이싱 작업으로 인해 생성된 표면 손상을 제거하고 각 웨이퍼의 마주보는 표면을 평탄 및 평행하도록 한다. 그러나, 종래의 웨이퍼 래핑작업은 비교적 시간이 많이 소모된다. 예를 들면, 직경 범위가 200 mm 내지 300 mm 인 웨이퍼에 대한 전형적

인 래핑작업을 완료하기 위해서는 약 40 분이 소요된다.

래핑작업이 완료되면, 웨이퍼에는 웨이퍼의 두께를 감소시키고 이전의 처리 작업으로 인해 발생된 기계적 손상을 제거하기 위해 화학연삭작업이 행해진다. 그 다음, 각 웨이퍼의 일측 표면(중층, 웨이퍼의 전(front)면이라고 함)에는 연마패드, 마교질 슬러리, 슬러리(연마패드) 및 화학 에천트를 사용하여 웨이퍼가 고반사, 무손상 표면을 갖도록 한다. 통상, 스톡(stock) 제거를 위한 조면마공정 및 미세연마공정의 2단계 방법을 이용하여 웨이퍼를 연마함으로써 반사율을 감소시킨다. 직공의 범위가 200 mm 내지 300 mm 인 웨이퍼에 대한 전형적인 연마공정에서는, 웨이퍼의 두께를 약 10 내지 15 μm 만큼 감소시키며 완공하는 데에는 약 5 내지 15 분이 소요된다. 중간 연마공정을 포함시킴으로써 표면을 더 매끈하게 할 수도 있는데, 이 경우에는 전체 연마공정을 완료하는 데 30 내지 40 분이 소요된다.

그 다음, 웨이퍼는 세척 및 검사된 후, 고객에게 전달되기 전에 반도체 칩들로 절단된다. 패키징 및 운반동안 웨이퍼의 파손 또는 표면 손상에 대한 위험성을 감소시키기 위해서는 웨이퍼가 충분한 두께를 가져야만 한다. 웨이퍼를 칩들로 절단하기 전에, 웨이퍼에는 종래의 후면 연삭작업이 행해지는데, 이때, 웨이퍼의 전면에 보호 덮개가 덮혀진 상태로 테이블에 놓여져 웨이퍼의 후면이 적절한 연삭장치에 의해 연삭됨으로써, 웨이퍼의 두께가 실질적으로 감소되게 된다.

상술한 종래의 반도체 웨이퍼 가공방법은, 비록 효과적이기는 하지만 상당량의 시간이 소요되고 가공재료에 많은 비용이 든다. 래핑 및 연마용 슬러리에 사용되는 잔모래(grit)는 값이 비싸며, 슬러리, 래핑 및 연마패드를 제거하는데 사용되는 다양한 장치에 의한 복잡성으로 인하여 웨이퍼 형성공정을 자동화시키는데 어려움이 증대된다. 또한, 래핑 및 연마작업에서는 웨이퍼의 두께를 감소시키는데 상당한 시간이 필요로 된다.

공정 시간을 단축하기 위해, 웨이퍼에, 잔모래 성분은 슬러리가 필요없이 연마면을 갖는 회전식 연삭휠이 직접 웨이퍼와 접촉하는 연마 공정을 행하는 방법이 공지되어 있다. 상기 연마휠은 고속으로 회전하며, 웨이퍼의 두께를 연삭에 의해 감소시키기 위해 웨이퍼와 직접 접촉되게 배치된다. 연삭휠이 웨이퍼와 접촉되게 인피드(infeed)되거나, 또는 웨이퍼가 연삭휠과 접촉되게 인피드된다. 연삭작업 동안에 연삭휠과 웨이퍼를 계속해서 날각시키고 슬러리를 절삭 지느러기를 제거하기 위해서는 물을 사용한 다.

그러나, 일반적으로, 래핑 및 연마작업시보다 거친 연마작업시에 결정격자에 더 심한 손상이 가해져, 웨이퍼의 질이 떨어지고 웨이퍼의 파손에 대한 위험성이 증대된다.

발명의 개요

본 발명의 여러가지 목적들은, 각 웨이퍼를 형성하기 위한 공정시간을 단축시킨, 단결정 임곗으로부터 솔라리스된 반도체 웨이퍼의 가공방법의 제공, 웨이퍼의 평탄화를 향상시키는 프로세스의 제공, 웨이퍼의 가공에 사용하기에 경제적인 프로세스의 제공, 및 자동화가 용이한 프로세스의 제공에 있다.

일반적으로, 단결정 임곗으로부터 솔라리스되고 전면과 후면 및 주변 에지를 갖는 반도체 웨이퍼를 가공하기 위한 본 발명의 방법은, 상기 웨이퍼의 두께를 단시간에 감소시키기 위해 상기 웨이퍼의 전면과 후면을 조연삭(rough grinding)하는 공정을 포함한다. 상기 웨이퍼의 전면과 후면은 상기 웨이퍼의 두께를 더 감소시키고 상기 조연삭으로 인한 손상을 감소시키기 위해 래핑 슬러리를 사용하여 래핑된다. 상기 웨이퍼는 상기 웨이퍼의 두께를 더 감소시키기 위해 화학에천트로 에칭되고, 상기 웨이퍼의 전면은 상기 웨이퍼의 두께를 소정의 웨이퍼 두께로 감소시키기 위해 연마용 슬러리를 사용하여 연마된다.

본 발명의 다른 실시예에서, 반도체 웨이퍼의 가공방법은 상기 웨이퍼의 두께를 단시간에 감소시키기 위해 상기 웨이퍼의 전면과 후면을 조연삭하는 공정을 포함한다. 상기 웨이퍼의 전면은 상기 웨이퍼의 두께를 더 감소시키고 상기 조연삭으로 인한 손상을 감소시키기 위해 미세연삭된다. 상기 웨이퍼의 전면은 연마용 슬러리를 사용하여 연마된다.

또다른 실시예에서, 반도체 웨이퍼의 가공방법은, 상기 웨이퍼의 두께를 단시간에 감소시키기 위해 상기 웨이퍼의 전면과 후면을 미세연삭한 다음, 연마용 슬러리를 사용하여 상기 웨이퍼의 전면을 연마하는 공정을 포함한다.

본 발명의 다른 목적 및 이점들은 다음의 상세한 설명으로부터 명백해질 것이다.

도면에 대한 간단한 설명

도 1 은 반도체 웨이퍼를 가공하기 위한 본 발명의 방법의 제 1 실시예의 흐름도이다.

도 2 는 반도체 웨이퍼를 가공하기 위한 본 발명의 방법의 제 2 실시예의 흐름도이다.

도 3 은 반도체 웨이퍼를 가공하기 위한 본 발명의 방법의 제 3 실시예의 흐름도이다.

도 4 는 반도체 웨이퍼를 가공하기 위한 본 발명의 방법의 제 4 실시예의 흐름도이다.

비람직한 실시예들에 대한 상세한 설명

출원인들은 웨이퍼를 연삭, 래핑 및 연마함으로써 본 발명의 여러가지 목적을 달성할 수 있음을 발견하였다. 비록 여기서는 실리콘으로 구성된 반도체 웨이퍼를 참조하여 본 발명의 방법을 도시하고 설명하였지만, 본 방법은 본 발명의 범주를 벗어남이 없이 다른 물질로 구성된 가공 웨이퍼 또는 디스크 등에도 적용가능하다. 도 1 은 종래의 래핑작업을 양면 조연삭(rough grinding)작업으로 부분대체한 반도체 웨이퍼의 가공에 대한 바람직한 방법을 나타낸다. 반도체 웨이퍼는 종래의 내직경 톨날(inner diameter saw) 또는 종래의 와이어 톨날을 사용함으로써와 같이, 소정의 초기 두께를 갖도록 단결정 임곗으로부터 솔라리스된다. 일반적으로, 이 솔라리스된 웨이퍼는 디스크 형태이며 주변 에지 및 마주보는 전후면을 갖는다. 각 웨이퍼의 초기 두께는 이 후의 처리작업에서 웨이퍼에 손상을 주거나 파손시킬 위험없이 웨이퍼의 두께를 감소시키기 위해 소량의 마지막 두께보다 실질적으로 더 두껍다. 예로써, 초기 두께는 약 800 내지 1200 μm 의 범위일 수도 있다.

슬라이싱 후에, 웨이퍼는 슬라이싱 작업으로부터 웨이퍼 상에 증착된 마립자 물질들을 제거하기 위해 조금파 세척된다. 웨이퍼의 주변에는 후속의 공정 동안에 웨이퍼에 대한 손상 위험을 감소시키기 위해 종래의 에지 연삭기 (도시되지 않음) 에 의해 프로파일 (profile) 에를 들면, 둥글게 처리) 된다. 그 다음, 웨이퍼는 이 웨이퍼의 두께를 단시간에 감소시키기 위해 전후면을 조연삭하는 연삭장치 (도시되지 않음) 에 배치된다. 이 조연삭작업을 위한 연삭장치는 주변연삭기술을 이용하는 종류의 것이 바람직하다. 이 바람직한 연삭장치는 NANOGRINDER/4-300 이란 상품명으로 Genauigkeits Maschinenbau Nurnberg GmbH 사에 의해 제조된다. 이 장치는 연삭휠을 회전시키고 수직축상에서 상하이동가능한 각 모터구동 스피들에 부착된 한 쌍의 연삭휠들을 구비한다. 웨이퍼는 전공기에 의해 지지 테이블의 척 (chuck) 에, 웨이퍼의 일 면은 척에 맞대고 반대면은 마주보는 연삭휠들 중의 한 연삭휠에 맞대게 유도된다.

모터구동 스피들에 의해 연삭휠이 회전함에 따라, 스피들은 그 수직축을 낮춰 웨이퍼와 접촉시킴으로써 웨이퍼의 표면을 연삭시킨다. 스피들의 수직축이 웨이퍼의 중심으로부터 오프셋됨으로써, 연삭휠의 주변부만이 웨이퍼와 접촉하게 된다. 연삭휠은 웨이퍼와 접촉하는 반면, 웨이퍼는 그 중심 주위를 회전함으로써 웨이퍼의 전면 (front surface) 에 대한 균일한 연삭이 이루어진다. 이 전면을 조연삭한 후에, 이 장치는 웨이퍼를 뒤집는 다음, 이 웨이퍼의 후면을 조연삭하기 위해 이 웨이퍼를 제2 스피들과 연삭휠에 마주보는 위치로 이동시킨다. 조연삭작업에는 본 발명의 범주를 벗어남이 없이 단지 하나의 스피를 및 연삭휠을 갖는 연삭장치를 사용할 수도 있다고 이해하여야 한다.

연삭장치에서 사용되는 연삭휠은 당업자들에게는 잘 알려진 수지접합형의 연삭휠로서, 실리콘을 연삭하기 위해, 다이아몬드 조각과 같은 적절한 크기 및 재료의 그레인 (grain) 으로 충진된 수지 매트릭스를 구비한다. 조연삭작업을 위해서는, 그레인의 평균 크기가 5 내지 35 μm 의 범위 내에 있는 것이 바람직하다. 연삭휠은 2500 과 3500 rpm 사이의 고속 (스피들 속도라고 함) 으로 스피들에 의해 회전된다. 연삭에 의해 웨이퍼 두께를 감소시키기 위해 스피들이 웨이퍼로 인피드되는 속도는 분당 50 내지 250 μm 의 범위이다. 이 속도는 종래의 래핑작업에서보다 실질적으로 더 빠른데, 이는 일반적으로 분당 10 μm 미고 더 통상적으로는 분당 약 2 내지 2.5 μm 이다. 이와 같이, 조연삭작업은 래핑작업에 비해 웨이퍼의 두께를 감소시키는 데 필요한 시간량을 실질적으로 감소시킨다.

예로서, 결정 일로부터 절단된 직경 300 mm 의 웨이퍼가 약 900 내지 910 μm 의 초기 두께를 갖도록 하기 위해서는, 양면에 조연삭작업을 행하여 웨이퍼의 두께를 약 45 내지 75 μm 만큼 감소시킨다. 이러한 조연삭공정에 필요한 총시간은 약 30 내지 60 초이다. 참고적으로, 종래의 래핑작업에서, 두께를 55 μm 만큼 감소시키는데 약 25 내지 30 분의 시간이 소요된다. 또한, 860 내지 880 μm 의 초기 웨이퍼 두께를 갖는 200 mm 웨이퍼는 본 발명의 양면 조연삭작업에 의해 약 45 내지 75 μm 만큼 두께가 감소된다. 또한, 200 mm 및 300 mm 미외의 크기의 웨이퍼들도 본 발명의 범주를 벗어남이 없이 양면 조연삭으로 처리될 수 있다고 이해하여야 한다.

일단 조연삭작업이 완료되면, 웨이퍼에는 웨이퍼의 두께를 더 감소시키기 그 마주보는 표면들을 평탄 및 평행하게 하기 위해 종래의 래핑작업이 행해진다. 이 래핑작업을 통한 두께의 감소에 의해 웨이퍼 슬라이싱 작업 및 조연삭작업에 의해 유발된 손상이 제거된다. 조연삭작업 후에는, 20 내지 25 개 까지의 웨이퍼들이 래핑장치에 배치가능하다. 그 다음, 래핑작업에 의해 각 웨이퍼의 두께가 약 25 μm 정도 제거된다. 이 바람직한 두께의 감소는 200 mm 와 300 mm 의 웨이퍼 모두에 적용가능하다. 래핑작업을 완료하는 데에는 약 10 분이 소요된다. 따라서, 래핑작업이 완료되면, 전체적으로 약 80 μm 의 두께가 한들링 시간을 포함하지 않고 단지 11 분내에 웨이퍼로부터 제거된다.

래핑작업후에, 웨이퍼에는, 이 웨이퍼로부터 두께를 더 감소시키기 위해 (예를 들면, 약 15 내지 25 μm 정도) 세척 및 화학 에칭작업이 행해진다. 끝으로 웨이퍼는 에지 연마되고, 웨이퍼의 고반사 및 손상없는 표면을 제공하기 위해 적어도 전면상에 종래의 연마작업이 행해진다. 상술한 바와 같이, 본 발명의 방법은 웨이퍼를 연마공정을 포함하는 공정까지 처리하는데, 이 시점에서 웨이퍼는 세척 및 패키징되어 고객에게 배달된다. 패키징 및 운반 동안의 웨이퍼 파손 또는 손상의 위험성을 감소시키기 위해 웨이퍼는 아직도 충분한 두께를 유지하고 있다. 예를 들면, 200 mm 웨이퍼는 720 내지 730 mm 의 두께로 감소되었고, 300 mm 웨이퍼는 770 내지 780 mm 의 두께로 감소되었다. 웨이퍼의 후면에는, 웨이퍼가 작은 반도체 칩들로 잘라질 수 있도록 웨이퍼의 두께를 충분히 감소시키기 위해, 종래의 후면 연삭작업 (즉, 웨이퍼의 최종 전면에 보호 덮개를 설치하고 이 전면을 테이블에 맞대 상태에서 후면을 연삭하는 작업) 이 행해진다.

도 2 는 에칭공정 후 및 연마공정 전에 미세연삭작업을 행하는 본 발명의 방법의 제 2 실시예를 나타낸다. 단결정 일로부터 웨이퍼가 슬라이싱되고 이 웨이퍼의 두께를 단시간에 감소시키기 위해 양면 조연삭작업을 포함한 에칭작업까지 제 1 실시예의 방법에 따라 처리된다. 에칭작업이 웨이퍼의 평탄화에 부정적인 영향을 줄 수 있음은 당업자들에게 명백할 것이다. 따라서, 에칭작업이 완료되면, 웨이퍼에 대한 추가적인 심각한 손상을 유발할 없이 두께를 더 감소시키고 평탄화를 향상시키기 위해 웨이퍼가 미세연삭장치로 배치되는데, 여기에서는 웨이퍼의 한쪽면 (역시, 전면이라고 함) 이 미세연삭된다.

미세연삭장치는 조연삭작업에서 사용되는 것과 유사한 수지접합형 연삭휠을 사용하는 종래의 주변연삭장치인 것이 바람직하다. 바람직한 미세연삭장치는 DF6 840 이란 상품명으로 Disco 사에 의해 제조된다. 미세연삭공정에 있어서, 연삭휠의 수지 매트릭스에 충진된 그레인들은 2 내지 10 μm 범위내의 평균 크기 (즉, 조연삭에 사용되는 것보다 실질적으로 더 작은 크기의 그레인) 을 갖는 것이 바람직하며, 2 내지 6 μm 범위내의 평균 크기인 것이 바람직하다. 연삭휠의 스피들 속도는 2500 과 5000 rpm 사이이며, 스피들의 인피드 속도는 분당 약 15 내지 20 μm 이다. 미세연삭작업에 의해 5 내지 10 μm 정도의 소량의 두께가 웨이퍼에서 제거되며, 연마작업전에 웨이퍼가 더 평탄 및 평행해지게 된다. 미세연삭작업을 완료하는 데에는 약 2분이 소요된다. 또한, 웨이퍼의 후면상에도 본 발명의 범주를 벗어남이 없이 미세연삭작업을 수행할 수 있다고 이해하여야 한다.

일단 미세연삭공정이 완료되면, 5 내지 15 μm 정도의 소량의 두께를 제거하고 이전의 처리작업들에 의해 유발된 모든 잔존하는 손상을 제거하기 위해, 웨이퍼의 전면에 종래의 연마작업이 행해진다. 참고적

으로, 종래의 웨이퍼 가공에서는 연마작업을 통하여 10 내지 15 μm 의 두께가 제거된다. 따라서, 웨이퍼에 미세연삭작업을 할함으로써, 웨이퍼를 연마하는데 필요한 시간이 종래에 필요한 시간의 1/2로 줄어들게 되며, 여기서 연마 시간은 포함되지 않는다. 연마작업 후에, 웨이퍼의 두께는 제 1 실시예의 방법에 대하여 앞에서 설명한 것과 실질적으로 동일한 두께로 감소되며, 패키징 및 고객에게 전달할 준비가 완료된다.

도 3은 양면 조연삭공정 후 및 에칭공정 전에 웨이퍼의 전면상에 미세연삭작업을 행하는 본 공정의 제 3 실시예를 나타낸다.

도 4는 조연삭공정 및 미세연삭공정을 화학에칭공정으로 대체한 본 공정의 제 4 실시예를 나타낸다. 단결정 잉곳으로부터 웨이퍼를 슬라이싱한 후에, 양면 조연삭작업까지 제 1 실시예의 방법에 따라 처리된다. 조연삭작업 후에는, 웨이퍼의 전후면들에 미세연삭공정이 행해진다. 양면 미세연삭작업에 의해 조연삭작업에 의해 유발된 웨이퍼의 기계적 손상이 제거됨으로써, 에칭공정이 불필요하게 된다. 양면 미세연삭작업이 완료되면, 웨이퍼가 세척 및 에치 연마된 다음, 웨이퍼의 양면에 연마작업이 행해진다. 도 4의 정선으로 도시된 바와 같이, 양면 조연삭공정이 생략되어, 웨이퍼에 양면 미세연삭작업만이 행해질 수도 있다.

예 I

도 1에 도시되고 상술한 방법에 따라서, 각각이 200 mm의 직경을 갖는 50 개의 실리콘 반도체 웨이퍼를 가공하였다. 양면 조연삭작업을 행하여 웨이퍼로부터 약 55 μm (전면과 후면에서 각각 22.5 μm)를 제거하였으며, 이를 완료하는 데에 대략 총 40 초가 소요되었다. 이 연삭작업을 완료한 후, 총 두께변화 (웨이퍼에서 측정된 최대두께치와 최소두께치간의 차이로서, 이후 TTV 라고 함)를 측정하였다. 실험된 웨이퍼들의 평균 TTV 는 2 μm 이하이었다. 그 다음, 웨이퍼에 래핑작업을 행하여 웨이퍼로부터 25 μm 의 두께를 추가로 제거하였으며, 이를 완료하는 데에 대략 10 분이 소요되었다. 래핑작업 후에, 웨이퍼들의 평균 TTV 값을 측정하였는데, 1 μm 이하이었다. 그 다음, 웨이퍼에 종래의 에칭작업, 에치 연마작업 및 단면 연마작업을 행하여 웨이퍼 가공을 마무리하였다.

참고적으로, 종래의 래핑작업만을 통하여 두께를 80 μm 만큼 감소시키는 데에는 대략 40 분이 소요되며, 1.5 내지 2.0 μm 범위내의 TTV 값이 얻어진다.

예 II

도 2에 도시되고 상술한 방법에 따라, 각각이 200 mm의 직경을 갖는 50 개의 실리콘 반도체 웨이퍼를 가공하였다. 에칭작업 후에 측정된 웨이퍼들의 평균 TTV 값은 1.5 μm 이하이었다. 각 웨이퍼의 전면에 미세연삭작업을 행하여 약 2분의 시간동안에 대략 5 내지 15 μm 만큼의 웨이퍼 두께를 감소시켰다. 미세연삭작업을 완료한 후에, 웨이퍼들의 평균 TTV 값을 측정하였는데, 1 μm 이하이었다. 그 다음, 웨이퍼에 연마작업을 행하여 약 5 분의 시간동안에 웨이퍼의 전면으로부터 5 μm 의 재료를 추가로 제거한 후에, 웨이퍼들의 평균 TTV 값을 측정하였는데, 0.7 μm 이하이었다.

래핑작업을 행하여 웨이퍼로부터 25 μm 의 두께를 추가로 제거하였으며, 이를 완료하는 데에 대략 10 분이 소요되었다.

참고적으로, 래핑공정 및 연마공정을 포함하는 종래의 공정에 따라 가공된 웨이퍼의 평균 TTV 값은 약 1.5 내지 2.0 μm 이다.

예 III

도 4에 도시되고 상술한 방법에 따라, 각각이 300 mm의 직경을 갖는 50 개의 실리콘 반도체 웨이퍼를 가공하였다. 각 웨이퍼에는 양면조연삭작업 및 양면 미세연삭작업을 행하였으며, 에칭작업은 생략하였다. 그 다음, 세척 후에, 웨이퍼에 양면 연마작업을 행하고 각 웨이퍼의 TTV 값을 측정하였다. 50 개의 실험된 웨이퍼들의 평균 TTV 값은 2.5 μm 이하이었다. 제 2 실시예에서와 마찬가지로, 연마작업 전에 미세연삭작업을 할함으로써 연마작업에 필요한 시간이 단축된다.

상기에 비추어, 본 발명의 여러 가지 목적이 달성되고 다른 유익한 결과들이 얻어질 수 있음을 알 수 있을 것이다. 종래의 래핑공정을 조연삭공정 및 래핑공정으로 부분대체함으로써, 웨이퍼의 가공시간을 실질적으로 단축하면서 평탄도를 향상시킨다. 또한, 조연삭 및 미세연삭에 사용되는 연삭휠은 잔모래 기재의 래핑용 및 연마용 슬러리보다 실질적으로 비용이 적게 된다. 즉, 웨이퍼상에 행해진 래핑 및 연마의 양이 감소됨으로서 종래의 래핑작업 및 연마작업에 비해 비용이 절약되게 되는 것이다.

비록 본 발명에서 다양한 변경 및 대체 형태들이 가능하지만, 여기서는 예들을 통하여 특정 실시예들을 설명하였다. 그러나, 본 발명이 설명한 특정 형태로만 한정되는 것은 아니며, 다음의 청구범위에 의해 정의되는 본 발명의 사상 및 범주내의 모든 변경, 등가를 및 대체물을 포함한다고 이해하여야 한다.

(5) 청구의 범위

청구항 1

단결정 잉곳으로부터 슬라이스되고 전면과 후면 및 주변 에지를 갖는 반도체 웨이퍼의 가공방법으로서,

(a) 상기 웨이퍼의 두께를 단시간에 감소시키기 위해 상기 웨이퍼의 전면과 후면을 조연삭하는 공정;

(b) 상기 웨이퍼의 두께를 더 감소시키고 상기 조연삭으로 인한 손상을 감소시키기 위해 상기 웨이퍼의 전면과 후면을 래핑 슬러리를 사용하여 래핑하는 공정;

(c) 상기 웨이퍼의 두께를 더 감소시키기 위해 상기 웨이퍼를 화학에칭으로 에칭하는 공정; 및

(d) 상기 웨이퍼의 두께를 소정의 웨이퍼 두께로 감소시키기 위해 상기 웨이퍼의 전면을 연마용 슬러리를

사용하여 연마하는 공정을 포함하는 것을 특징으로 하는 반도체 웨이퍼의 가공방법.

청구항 2

제 1 항에 있어서,

상기 래핑공정에 의해 생성된 상기 웨이퍼로부터의 미립자물질을 제거하기 위해 상기 래핑공정 후 및 상기 예칭공정 전에 상기 웨이퍼를 세척하는 공정, 및 상기 예칭공정 후 및 상기 웨이퍼의 전면을 연마하기 전에 상기 웨이퍼의 주변 에지를 연마하는 공정을 더 포함하는 것을 특징으로 하는 반도체 웨이퍼의 가공방법

청구항 3

제 1 항에 있어서,

상기 조연삭공정은 상기 웨이퍼를 연삭장치에 배치함으로써 행해지며, 상기 장치는 5 내지 25 μm 범위 내의 크기의 그레인들을 갖는 수지접합형 연삭층을 포함하는 것을 특징으로 하는 반도체 웨이퍼의 가공방법

청구항 4

제 3 항에 있어서,

상기 연삭장치는 상기 웨이퍼를 조연삭하기 위해 주변연삭부를 사용하는 것을 특징으로 하는 반도체 웨이퍼의 가공방법.

청구항 5

제 1 항에 있어서,

상기 조연삭공정은 약 60 초 이하의 시간동안 행해지며, 상기 래핑공정은 약 10 분 이하의 시간동안 행해지는 것을 특징으로 하는 반도체 웨이퍼의 가공방법.

청구항 6

제 1 항에 있어서,

상기 웨이퍼의 전면을 연마하기 전에 상기 웨이퍼의 전면을 미세연삭하는 공정을 더 포함하는 것을 특징으로 하는 반도체 웨이퍼의 가공방법.

청구항 7

단결정 입곳으로부터 슬라이스되고 전면과 후면 및 주변 에지를 갖는 반도체 웨이퍼의 가공방법으로서,

(a) 상기 웨이퍼의 두께를 단시간에 감소시키기 위해 상기 웨이퍼의 전면과 후면을 조연삭하는 공정;

(b) 상기 웨이퍼의 두께를 더 감소시키고 상기 조연삭으로 인한 손상을 감소시키기 위해 상기 웨이퍼의 전면을 미세연삭하는 공정; 및

(c) 연마용 슬러리를 사용하여 상기 웨이퍼의 전면을 연마하는 공정을 포함하는 것을 특징으로 하는 반도체 웨이퍼의 가공방법.

청구항 8

제 7 항에 있어서,

상기 웨이퍼의 제 1 면의 표면을 연마하기 전에 상기 웨이퍼를 화학에천트로 예칭하는 공정을 더 포함하는 것을 특징으로 하는 반도체 웨이퍼의 가공방법.

청구항 9

제 8 항에 있어서,

상기 미세연삭공정은 상기 웨이퍼의 제 2 면의 표면을 미세연삭하는 공정을 더 포함하고, 상기 연마공정은 연마용 슬러리를 사용하여 상기 웨이퍼의 제 2 면의 표면을 연마하는 것을 더 포함하는 것을 특징으로 하는 반도체 웨이퍼의 가공방법.

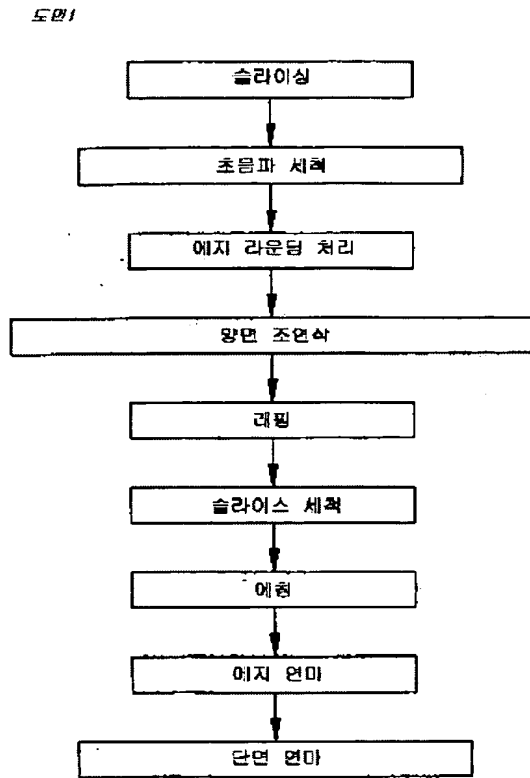
청구항 10

단결정 입곳으로부터 슬라이스되고 전면과 후면 및 주변 에지를 갖는 반도체 웨이퍼의 가공방법으로서,

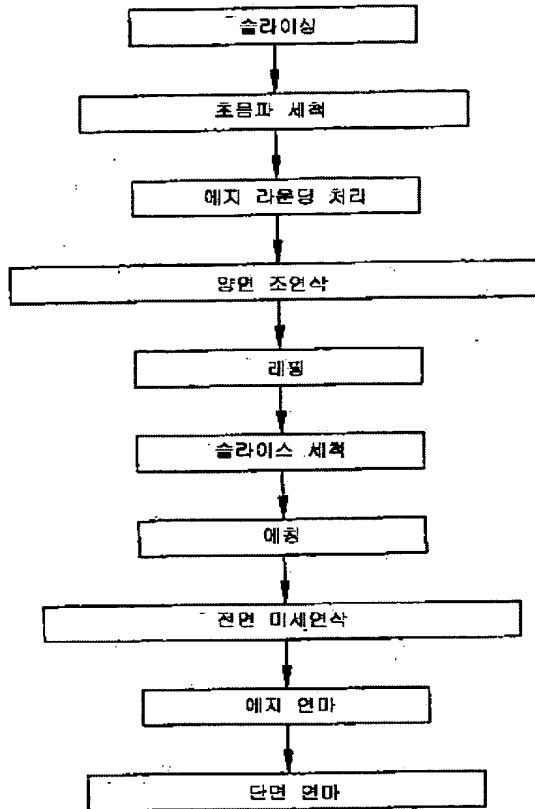
(a) 상기 웨이퍼의 두께를 단시간에 감소시키기 위해 상기 웨이퍼의 전면과 후면을 미세연삭하는 공정;

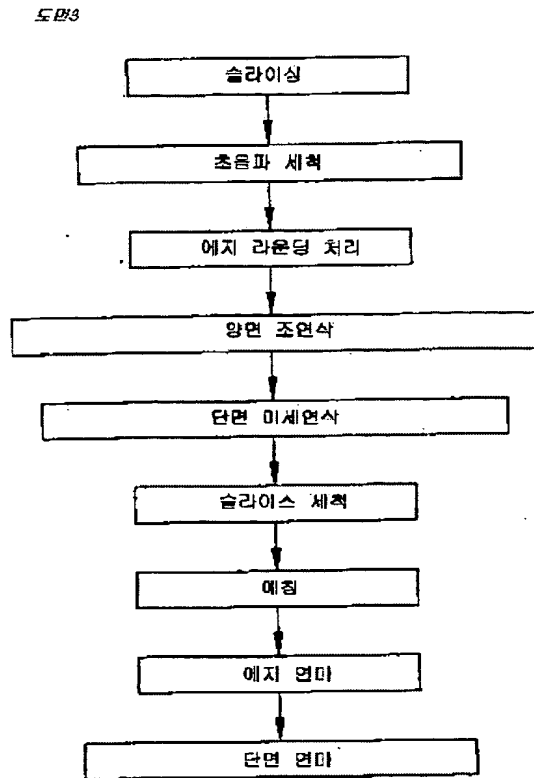
(b) 연마용 슬러리를 사용하여 상기 웨이퍼의 전면을 연마하는 공정을 포함하는 것을 특징으로 하는 반도체 웨이퍼의 가공방법.

도면

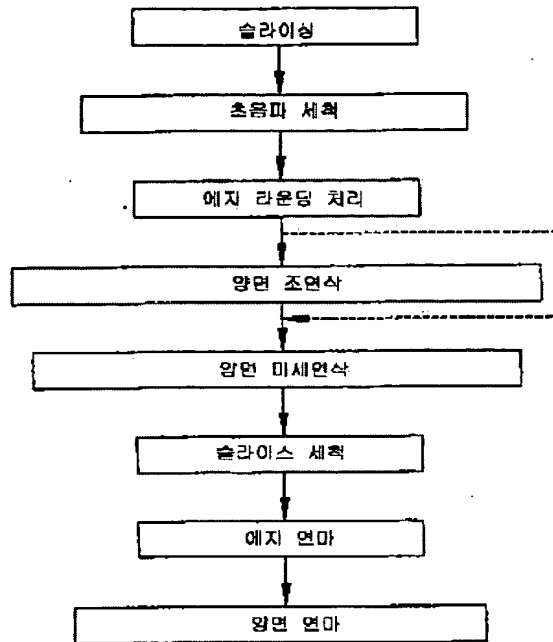


도면2





도면4



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.